

Серия отладочных плат XB-XC2Cxxx-VQ100 представляет собой печатную плату размером 110x92x12 мм и макетным полем 54x92 мм (шаг отверстий 2.54 мм) с установленной на ней микросхемой ПЛИС DD1 фирмы Xilinx семейства CoolRunner-II CPLD в корпусе VQFP-100. Для удобства проектирования плата под микросхемой DD1 разведена так, чтобы было удобно производить пайку проводным монтажом (ножки ввода/вывода имеют соответствующие площадки, отведенные от корпуса DD1). Плата снабжена разъемом XS2 (IDC-10MS) для подключения загрузочных кабелей XB-XUP USB-JTAG, XB-PCIII 2.01 Xilinx Parallel Cable III или их аналогов. Питание платы осуществляется от внешнего стабилизированного источника с напряжением +9...12 В, который подключается к разъему XS1. Светодиод VD2 является индикатором наличия питания.

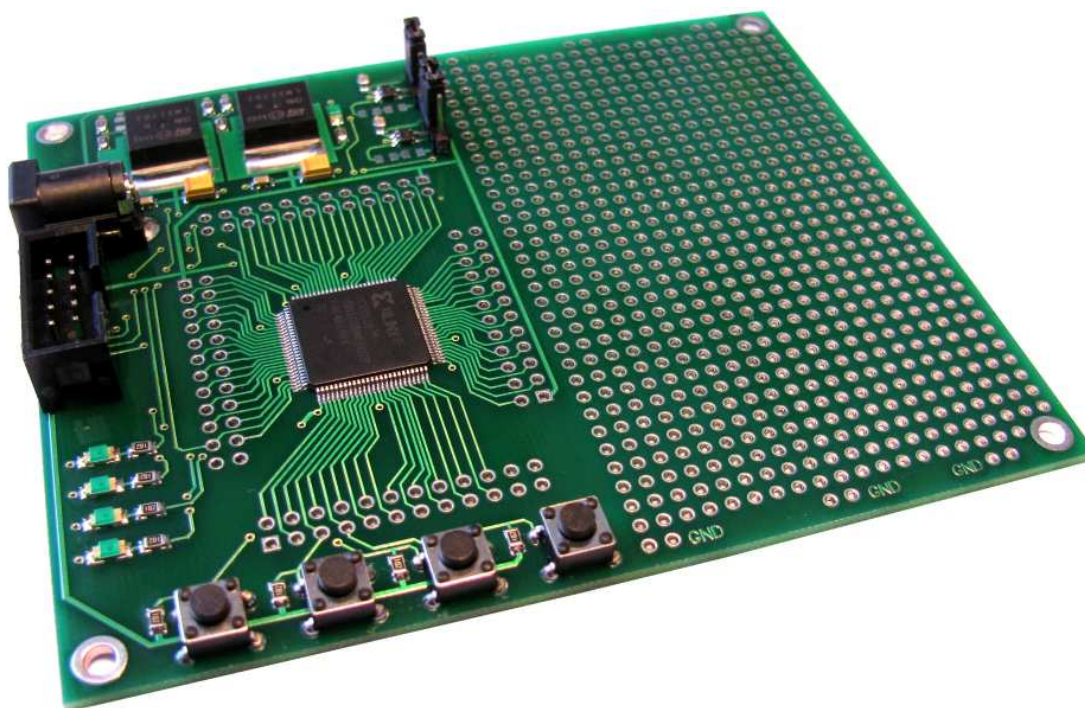


Рис. 1. Общий вид отладочной платы

Линейные преобразователи напряжения DA1 и DA2 (LM317D2P) в корпусе D2PAK преобразуют напряжение источника питания в напряжение $VCCINT = 1.8\text{ В}$, $VCCAUX = 3.3\text{ В}$ и $VCCIO = 3.3\text{ В}$.

Таблица 1

Основные характеристики отладочных плат

Версия платы	Тип ПЛИС	Напряжение питания ПЛИС $VCCINT$, В	Кол-во ножек ввода/вывода	Логическая емкость, вентили
XB-XC2C128-VQ100	XC2C128-VQ100	1.8	80	3 000
XB-XC2C256-VQ100	XC2C256-VQ100	1.8	80	6 000

Отладочная плата предназначена для макетирования устройств, проектируемых на ПЛИС фирмы Xilinx семейства CoolRunner-II CPLD, а также сборки законченных устройств путем монтажа необходимых компонентов на макетном поле платы. Использование XB-XC2Cxxx-VQ100 позволяет максимально сократить время внедрения продукта пользователя на рынок.

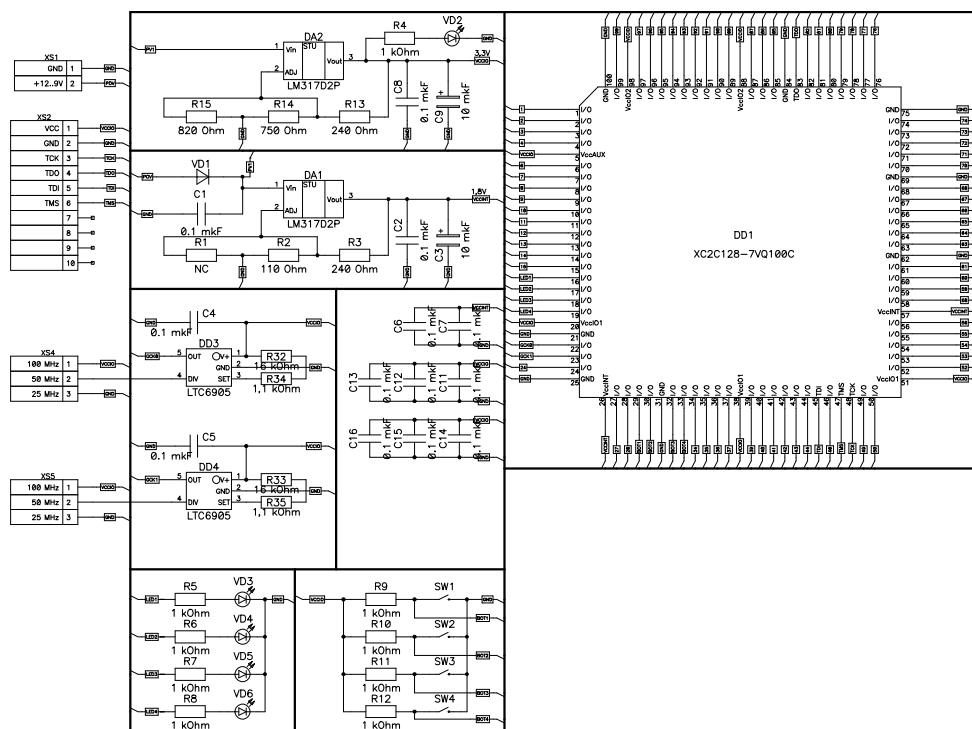


Рис. 2. Схема электрическая принципиальная XB-XC2C128-VQ100

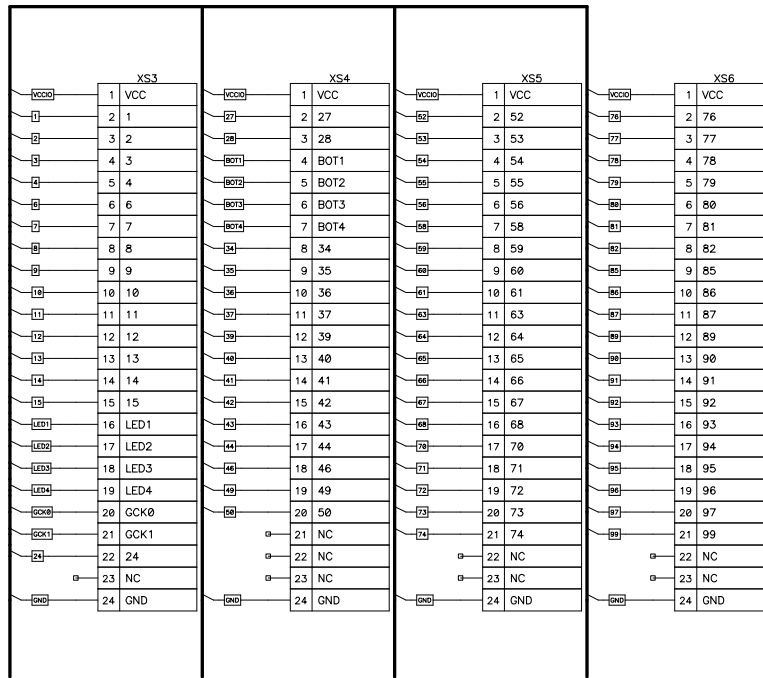


Рис. 2. Схема электрическая принципиальная XB-XC2C128-VQ100
(Продолжение)

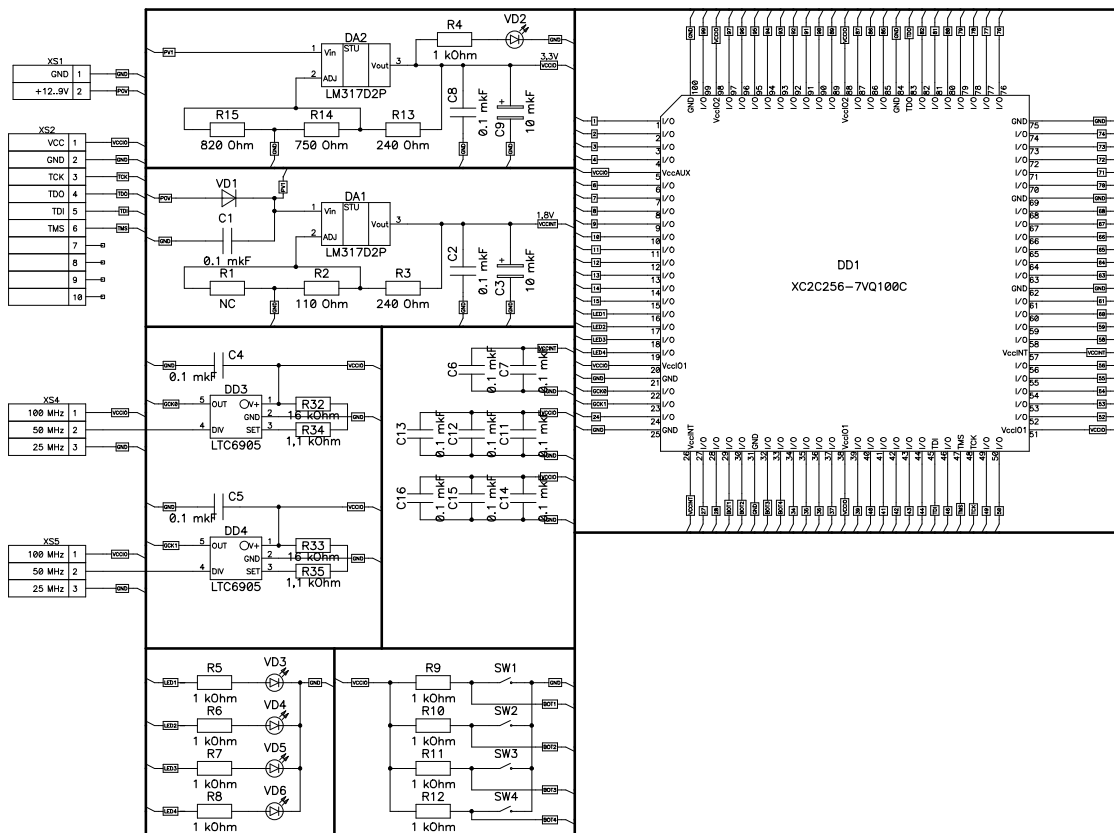


Рис. 3. Схема электрическая принципиальная XB-XC2C256-VQ100

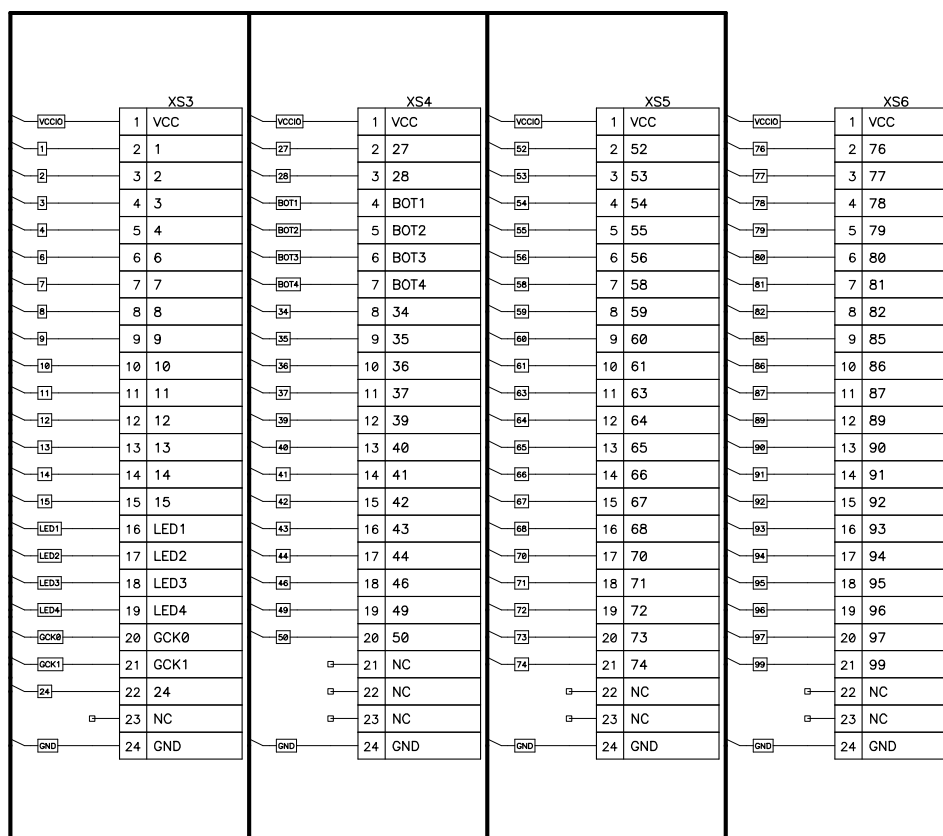


Рис. 3. Схема электрическая принципиальная XB-XC2C256-VQ100
(Продолжение)

На плате расположены четыре светодиода VD3-VD6 и четыре кнопки SW1-SW4, которые подключены к выводам ПЛИС. Они предназначены для упрощения проектирования и могут пригодиться при тестировании проекта.

На плату установлены два независимых генератора DD3 и DD4. Используя переключки XS4 и XS5, можно осуществить настройку генераторов на частоты 25, 50 и 100 МГц (таблица 2).

Таблица 2

Настройка генератора частоты

25 МГц	50 МГц	100 МГц

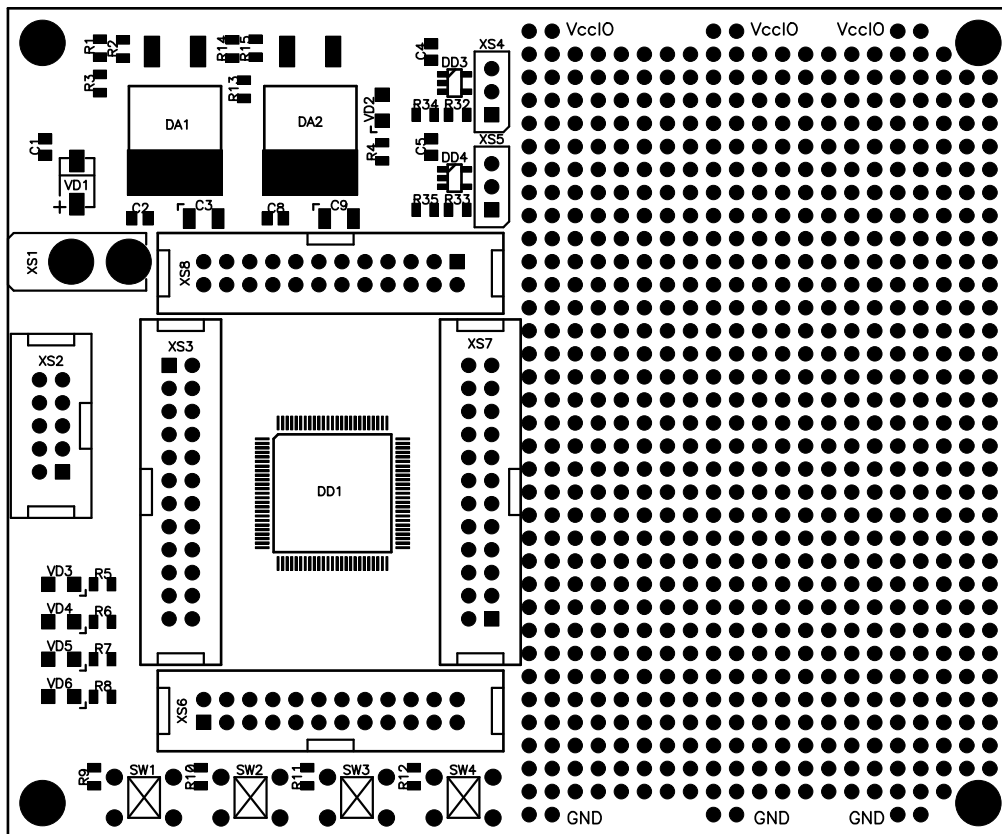


Рис. 4. Внешний вид печатной платы

Комплектация:

- отладочная плата;
- описание к отладочной плате;
- примеры проектов для Xilinx ISE WebPack;
- описание к семейству ПЛИС Xilinx.